

Bölüm 8 FM Demodülatörleri

8.1 AMAÇ

1. Faz kilitlemeli çevrimin(PLL) prensibinin incelenmesi.
2. LM565 PLL yapısının karakteristiğinin anlaşılması.
3. PLL kullanarak FM işaretin demodüle edilmesi.
4. FM'den AM'e çevrim ayırıştırıcısını kullanarak FM işaretin demodüle edilmesi.

8.2 TEMEL KAVRAMLARIN İNCELENMESİ

Frekans demodülatörü, diğer bir deyişle frekans ayırıcı devre, anlık frekans değişimlerini lineer gerilim değişimlerine çeviren yapıdır. Haberleşme sistemlerinde bu amaçla kullanılan bir çok yapı mevcuttur. Bunlardan bazıları, FM'den AM'e çevirici, dengeleyici, ve faz kaydırmalı ayırıcılar(discriminator) ve faz kilitlemeli çevrim(PLL) frekans demodülatörleridir. Bu deneyde, PLL frekans demodülatörünün ve FM'den AM'e çevrim ayırıştırıcısının çalışma prensibinden bahsedilecektir.

Faz Kilitlemeli Çevrim(Phase-Locked Loop-PLL) Çalışma Prensibi

PLL, blok diyagramı Fig. 8-1'de gösterilen elektronik geri beslemeli bir kontrol sistemidir. PLL, çıkış ve giriş işaretlerinin hem frekans hem de fazda gerekli koşullar altında kilitlemesini sağlayan bir yapıdır. Radyo haberleşmesinde, taşıyıcı frekans iletim esnasında eğer kayarsa, alıcı devresindeki PLL yapısı taşıyıcı frekansını otomatik olarak takip edecektir.

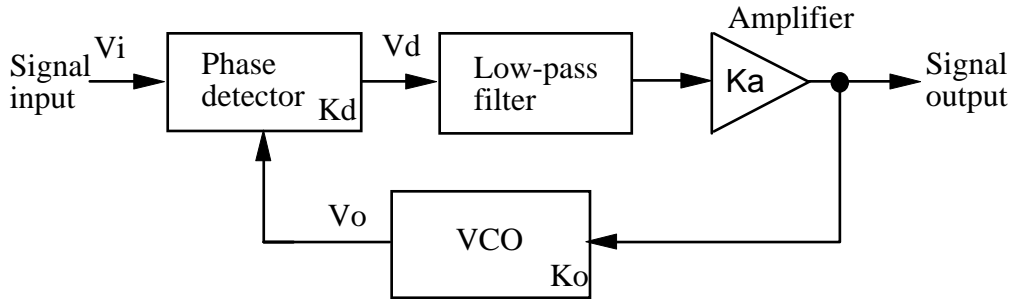


Fig. 8-1 PLL blok diyagramı

Aşağıdaki deneylerde kullanılan PLL iki farklı amaç için kullanılmaktadır: (1) faz yada frekans modülasyonunu izlemek için kullanılan yerlerde, demodülatör olarak, (2) zamanla frekansı değişen taşıyıcı işareti izlemek için kullanılmaktadır.

Genel olarak, bir PLL devresi aşağıdaki bölümlerden oluşmaktadır;

1. Faz detektörü(PD)
2. Alçak geçiren filtre(LPF)
3. Gerilim kontrollü osilatör(VCO)

PLL yapısındaki faz detektörü, girişindeki iki işareti kilitler ve eğer bu iki işaretin frekansı birbirinin aynısı ise çıkışta sıfır üretir. Eğer detektör girişindeki iki işaretin frekansları birbirinden farklı ise, detektör çıkışındaki işaret bir alçak geçiren filtreye girer ve bu filtre çıkışında AC bileşenler süzüldükten sonra DC bir seviye oluşur. Bu DC seviye VCO'nun girişini oluşturur. VCO girişine uygulanan DC seviye VCO çıkış frekansını, detektör girişindeki frekans ile tam olarak aynı olması yönünde değiştirir. Bu akış, kapalı bir geri besleme çevrimidir. Eğer VCO çıkış frekansı detektör giriş frekansı ile aynı ise, PLL yapısı başarı ile kilitlenmiştir. Dolayısıyla, PLL giriş frekansı sabit kaldığı sürece kontrol gerilim sıfır olacaktır. Fig. 8-1'de gösterilen PLL yapısının parametreleri aşağıdaki gibidir;

K_d =Faz detektör kazancı(volt/radian)

K_a =Kuvvetlendirici kazancı(volt/volt)

K_o =VCO kazancı(kHz/volt)

$K_L=K_dK_aK_o$ =kapalı çevrim kazancı(kHz/volt)

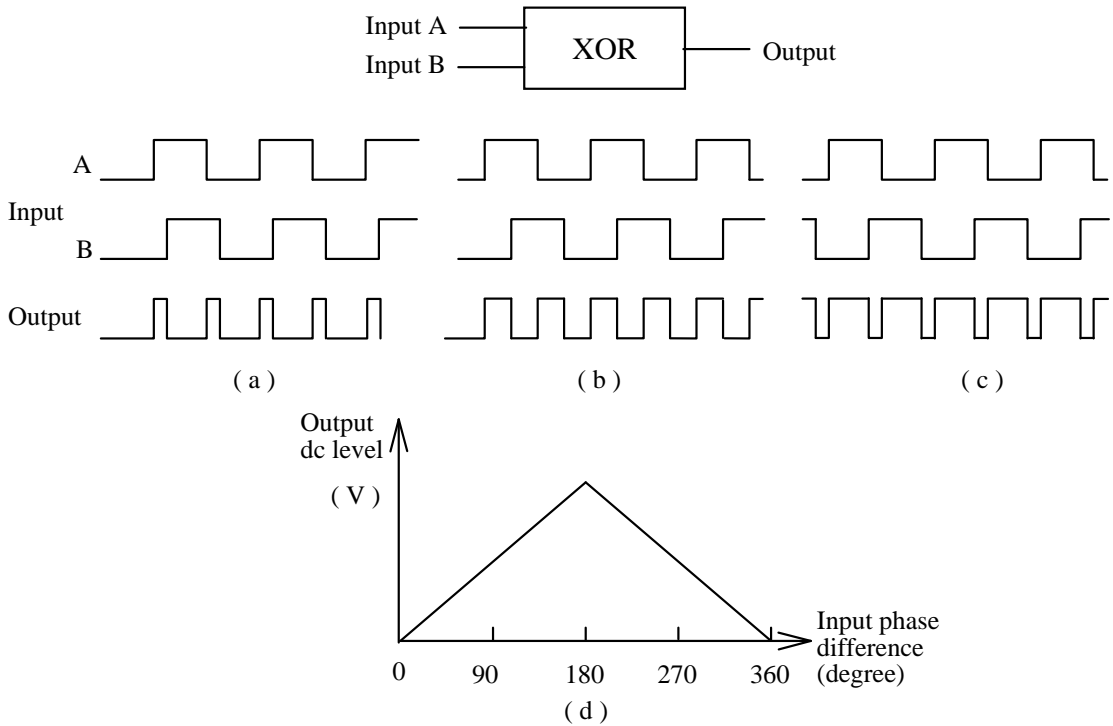


Fig. 8-2 Faz deteksiyonu

Faz detektörün çalışma prensibini daha iyi anlamak için, faz detektör olarak kullanılan basit bir XOR(Exculsive-Or) kapısını ele alalım. XOR kapısı, girişteki işaretleri karşılaştırarak eğer eşit değil ise çıkışta bir darbe üreten eşitsizlik detektörü gibi düşünülebilir. Çıkış darbesinin genişliği giriş işaretlerinin faz hatası ile orantılıdır. Fig. 8-2'de gösterildiği gibi, (b) çıkış darbesinin genişliği (a) çıkış darbesinden daha büyük, (c) çıkış darbesinden de daha küçüktür. Faz detektörünün çıkışı alçak geçiren filtrenin girişine uygulandığı zaman, alçak geçiren filtrenin çıkışı, darbe genişliği ile doğrudan orantılı bir DC seviye olmalıdır. Diğer bir deyişle, çıkış DC seviyesi giriş işaretlerinin faz hatası ile orantılıdır. Fig. 8-2(d), giriş faz hatası ile çıkış DC seviye arasındaki ilişkiyi göstermektedir.

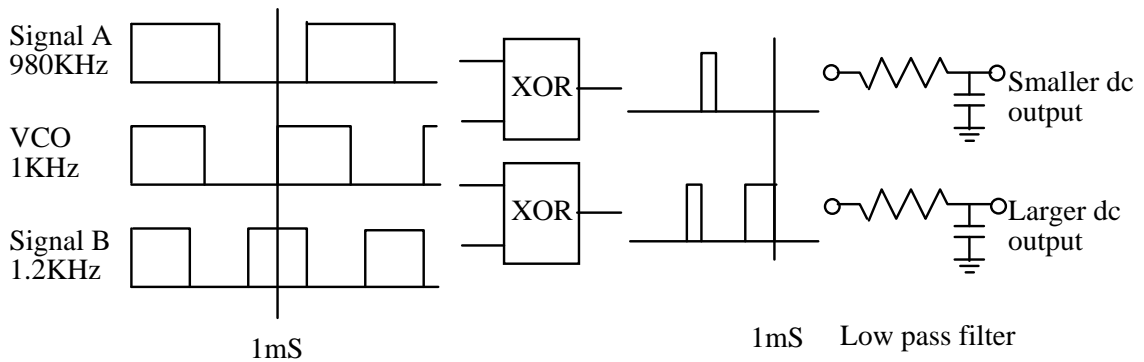


Fig. 8-3 Frekans kilitlemenin çalışma tarzı.

PLL yapısının çalışma tarzını daha iyi anlamak için ilk olarak PLL yapısının kilitleli olmadığını düşünelim. Girişinde 2V gerilim olan VCO, 1kHz serbest çalışma frekansında çalışıyor olsun. Fig. 8-3'de gösterilen işaretleri ele alalım. Eğer VCO işareti ve daha düşük frekanslı 980Hz'lik A işareti XOR faz detektörünün girişine uygulanırsa, çıkış darbesinin genişliği ne kadar dar olursa alçak geçiren filtrenin çıkışından 1V'dan daha küçük çıkış gerilimi elde edilmesine sebep olacaktır. Bu daha küçük gerilim VCO frekansını küçültecek ve detektör giriş gerilimine yaklaştıracaktır. Eğer VCO çıkış frekansı giriş frekansına eşit olursa, kilitleme tamamlanmış olacaktır. Tam tersi olarak, 1.2kHz'lik daha yüksek frekanslı B giriş işareti, 3V'luk daha büyük bir filtre çıkışına sebep olacak ve bu da VCO çıkış frekansını arttırıp detektör giriş frekansına kilitleyecektir.

LM565 Temel PLL Karakteristiği

LM565, genel amaçlı bir PLL olup frekans demodülasyonunda geniş çapta kullanılmaktadır. LM565 kullanılarak yapılan tasarımda, gerekli önemli parametreler aşağıdaki gibidir;

1. Serbest Çalışma Frekansı(Free-running Frequency)

Fig. 8-4'de, LM565 ile gerçekleştirilen bir PLL devresi gösterilmektedir. Girişte herhangi bir işaret olmadığı durumda, VCO çıkış frekansına serbest çalışma frekansı f_o denilir. Fig. 8-4' deki PLL devresinde, LM565'in serbest çalışma frekansı C_2 ve VR_1 zamanlama malzemeleri tarafından belirlenir ve aşağıdaki formülle bulunabilir;

$$\text{Serbest çalışma frekansı : } f_o = \frac{1}{3.7VR_1C_2} \quad (8-1)$$

$$\text{Kapalı çevrim kazancı : } K_L = K_d K_a K_o = \frac{33.6f_o}{V_c} \quad (8-2)$$

$$V_c = \text{Devredeki toplam besleme gerilimi} = V_{cc} - (-V_{cc}) = 5V - (-5V) = 10V$$

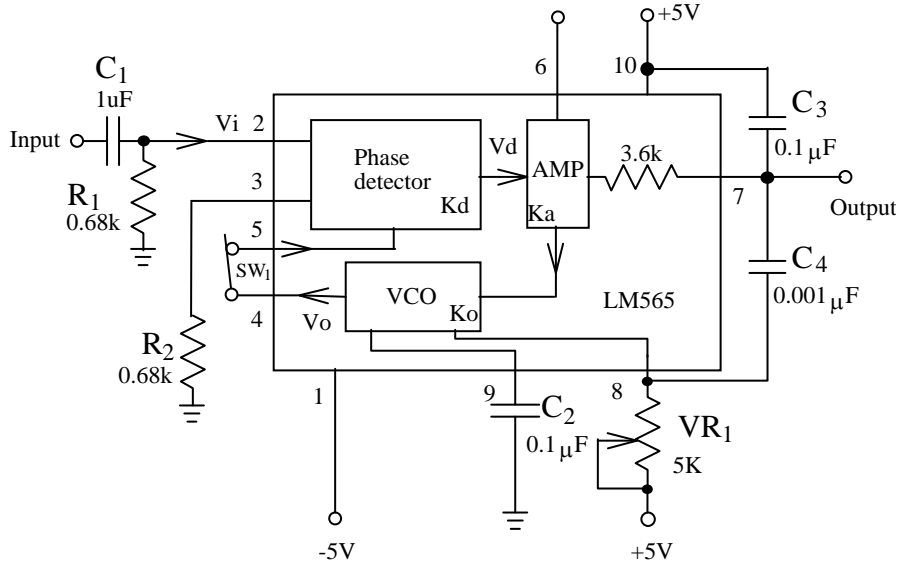


Fig. 8-4 LM565 PLL

2. Kilitlenme Aralığı

İlk olarak, PLL kilitli durumda ve VCO bir frekansta çalışıyor durumda olsun. Eğer giriş frekansı f_i , f_o VCO frekansından uzakta ise kilitlenme hala mevcut olabilir. Giriş frekansı belli bir frekansa ulaştığı zaman PLL kilitlenme durumundan çıkar. f_i ve f_o arasındaki frekans farkına çevrimin kilitlenme aralığı denilir. LM565'in kilitlenme aralığı aşağıdaki formül ile bulunabilir;

$$f_L = \frac{8f_o}{V_c} \quad (8-3)$$

3. Yakalama Aralığı

İlk olarak, döngünün kilitli olmadığını ve VCO'nun bir frekansta çalıştığını düşünelim. Eğer giriş frekansı f_i , f_o VCO frekansına yakın ise kilitlenme hala gerçekleşmeyebilir. Giriş frekansı belli bir değere ulaştığında PLL kilitlenir. f_i ile f_o arasındaki bu frekans farkına döngünün yakalama aralığı denilir. LM565'in yakalama aralığı aşağıdaki formül ile bulunabilir;

$$f_c = \left(\frac{1}{2\pi} \right) \sqrt{\frac{2\pi \times f_L}{3.6 \times 10^3 \times C_2}} \quad (8-4)$$

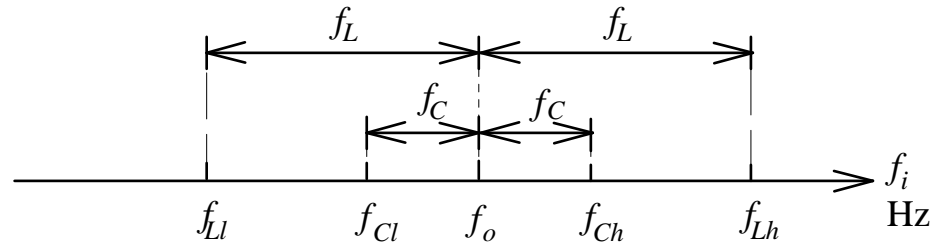


Fig. 8-5 Kilitlenme ve yakalama aralığının gösterilmesi.

LM565 PLL Kullanılarak Frekans Demodülatörü

Fig. 8-4'deki PLL devresi bir frekans demodülatörü olarak kullanılabilir. Giriş işaretinin frekansı arttıkça, çıkış işaretinin gerilimi düşer. Tam tersi olarak, giriş işaretinin frekansı azaldıkça, çıkış işaretinin gerilimi artacaktır.

LM565 VCO devresi, LM566 devresinin eşleniğidir. VCO'nun serbest çalışma frekansı f_o , dışarıdan bağlanan C_2 ve VR_1 devre elemanlarının değerleri ile belirlenir. $3.6k\Omega$ (7. pin) iç direnci ve dışarıdan bağlanan C_3 kapasitesi bir alçak geçiren filtre oluştururlar. 7. ve 8. pinler arasında bağlanan C_4 kapasitesi bir frekans kompanzasyon kapasitesidir.

FM'den AM'e Çevrim Ayırıştırıcısı(FM to AM Conversion Discriminator)

Fig. 8-6, FM'den AM'e ayırıştırıcısının blok diyagramını göstermektedir. Giriş FM işareti ilk olarak ayırıştırıcı ile AM işaretine çevrilir ve daha sonra çıkış AM işareti zarf detektörü ile demodüle edilerek orijinal ses işareti elde edilir.

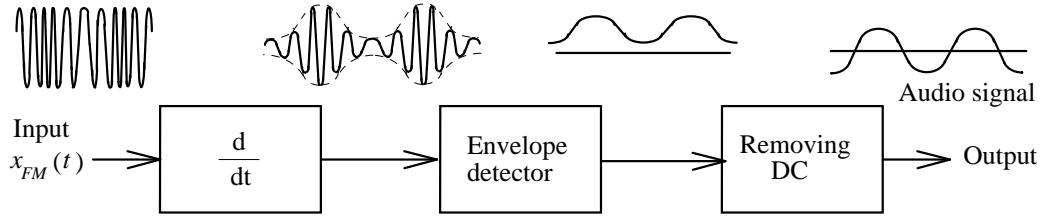


Fig. 8-6 FM'den AM'e çevrim ayrıştırıcısının blok diyagramı.

Fig. 8-6'da, eğer $x_{FM}(t)$ giriş işareti aşağıdaki gibi olursa,

$$x_{FM}(t) = A_c \cos \theta(t) = A_c \cos \left[2\pi f_c t + 2\pi f_\Delta \int x(\lambda) d\lambda \right] \quad (8-5)$$

Ayrıştırıcı çıkışı şu şekilde olacaktır;

$$\begin{aligned} x'_{FM} &= -A_c \theta'(t) \sin \theta(t) \\ &= -2\pi A_c [f_c + f_\Delta x(t)] \sin[\theta(t) + 180^\circ] \end{aligned} \quad (8-6)$$

Yukarıdaki (8-6) denkleminde, $x'_{FM}(t)$ işaretinin genliği $x(t)$ genliğinin değişimi ile değişmektedir. Dolayısıyla, $x'_{FM}(t)$ işareti bir genlik modüleli işarettir. Eğer bu AM işaretini bir zarf detektöründen geçirecek olursak, ses işaretini elde etmiş oluruz.

Fig. 8-7 devresi, FM'den AM'e çevrim tekniği ile çalışan bir frekans ayrıştırıcıdır. U_1 , C_1 , C_2 , R_1 ve R_2 malzemeleri bir ayrıştırıcı olarak çalışır. U_2 , kazancı $-R_4/R_3$ olan evirici bir kuvvetlendiricidir. D_1 , R_5 , R_6 , C_4 ve C_5 elemanlarından oluşan yapı AM tepe detektörü olarak çalışmaktadır. C_6 kuplaj kapasitesi, DC işaretleri süzmek için kullanılır.

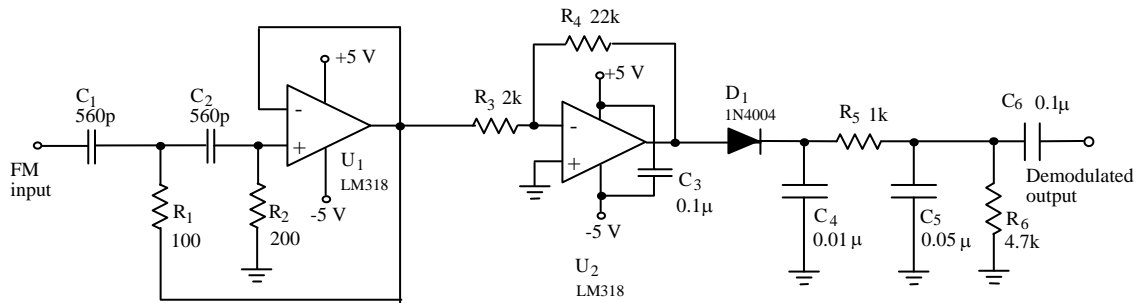


Fig. 8-7 FM'den AM'e çevrim ayrıştırıcı devre.

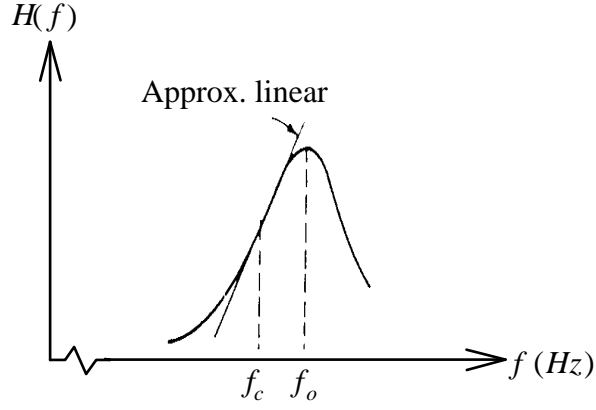


Fig. 8-8 Band geçiren filtrenin frekans cevabı.

Yukarıda bahsedilen çeşitli frekans demodülatörlerinden hariç olarak, çok yüksek ve mikrodalga frekanslar bölgesinde, LC band geçiren filtreler frekans demodülasyonu kullanımında popülerdirler. Fig. 8-8, band geçiren filtre cevabını göstermektedir. Gerilim değişiminin frekans değişimi ile orantılı olduğu eğrinin lineer bölgesi, bir ayrıştırıcı için gerekli şartları sağlamaktadır.

8.3 GEREKLİ EKİPMANLAR

1. KL-96001 Modülü
2. KL-93004 Modülü
3. Osiloskop

8.4 DENEYLER VE KAYITLAR

Deney 8-1 LM565'in PLL Karakteristik Ölçümleri

- 1. LM565 PLL devresini KL-93004 modülü üzerine yerleştirin. Kapasite değerini $C_2(0.1\mu F)$ 'a ayarlamak için bağlantı konnektörünü J2'ye bağlayın.
- 2. LM565'in 4. pininde(O/P) maksimum serbest çalışma frekansı f_{oh} ve minimum çalışma frekansı f_{ol} değerini elde etmek için VR1'i ayarlayın. Sonuçları Tablo 8-1'e kaydedin.
- 3. VCO'nun serbest çalışma frekansı $f_o=2kHz$ olarak ayarlamak için VR1'i ayarlayın.
- 4. Bağlantı konnektörünü J1'e bağlayın. Girişe (I/P), 0.5Vp-p, 2kHz'lik bir sinüs işareti bağlayın.

- 5. PLL giriş(I/P) ve VCO çıkış(4. pin) işaretlerini gözlemleyin. Giriş frekansını yavaşça arttırın ta ki çıkış işareti kilitlenmeme durumuna kadar. Giriş frekansını f_{LH} olarak Tablo 8-1'e kaydedin.
- 6. Giriş frekansını, VCO serbest çalışma frekansı f_o 'a getirin. Giriş frekansını yavaşça azaltın ta ki çıkış işareti kilitlenmeme durumuna kadar. Giriş frekansını Tablo 8-1'e f_{LI} olarak kaydedin.
- 7. $f_L=(f_{LH}- f_{LI})/2$ denklemini kullanarak, kilitlenme aralığını hesaplayın.
- 8. Giriş frekansını, VCO çıkışına kilitlenmeme durumuna kadar arttırın. Giriş frekansını yavaşça azaltın ta ki PLL kilitlenene kadar. f_{ch} giriş frekansını gözlemleyin ve sonucu Tablo 8-1'e kaydedin.
- 9. Giriş frekansını azaltın ta ki VCO çıkışına kilitlenmeme durumuna kadar. Giriş frekansını yavaşça arttırın ta ki PLL kilitlenene kadar. f_{cl} giriş frekansını gözlemleyin ve sonucu Tablo 8-1'e kaydedin.
- 10. $f_c=(f_{ch}- f_{cl})/2$ denklemini kullanarak, yakalama aralığını hesaplayın.
- 11. J2'den bağlantı konnektörünü çıkartın ve J3'e bağlayın. Bu, $C_2(0.1\mu F)$ kapasitesini $C_5(0.01\mu F)$ kapasitesi olarak değişmesini sağlayacaktır. İkinci adımı tekrarlayın.
- 12. VR1 değerini VCO serbest çalışma frekansı $f_o=20kHz$ elde edene kadar değiştirin. Bağlantı konnektörünü J1'e bağlayın ve 0.5Vp-p, 20kHz'lik kare dalgayı girişe(I/P) uygulayın. 6'dan 11'e kadar olan adımları tekrarlayın.

Deney 8-2 LM565 V-F Karakteristik Ölçümleri

- 1. LM565 PLL devresini KL-93004 modülü üzerine yerleştirin. Kapasite değerini $C_2(0.1\mu F)$ 'a ayarlamak için bağlantı konnektörünü J2'ye bağlayın.
- 2. J1'den bağlantı konnektörünü çıkartın. VCO çıkışında(4. pin) serbest çalışma frekansı $f_o=2kHz$ olarak ayarlamak için VR1'i değiştirin.
- 3. Bağlantı konnektörünü J1'e tekrar bağlayın.
- 4. 0.5Vp-p, 2kHz'lik kare dalgayı girişe(I/P) bağlayın. LM565'in çıkış gerilimini(O/P) ölçün ve sonuçları Tablo 8-2'ye kaydedin.

- 5. Giriş frekanslarını sırası ile 0.5kHz, 1kHz, 1.5kHz, 2.5kHz, 3kHz ve 3.5kHz olarak değiştirin. Giriş frekanslarına karşılık gelen çıkış gerilimlerini ölçün. Sonuçları Tablo 8-2'ye kaydedin.
- 6. Fig. 8-9'da, çıkış gerilimine karşılık giriş frekans eğrisini çizin.
- 7. J2'den bağlantı konnektörünü çıkartın ve J3'e bağlayın. Bu, $C_2(0.1\mu F)$ kapasitesini $C_5(0.01\mu F)$ kapasitesi olarak değişmesini sağlayacaktır.
- 8. J1'den bağlantı konnektörünü çıkartın. VCO çıkışında(4. pin), serbest çalışma frekansı $f_o=20kHz$ olarak ayarlamak için VR1'i ayarlayın.
- 9. J1'e bağlantı konnektörünü tekrar bağlayın.
- 10. 0.5Vp-p, 20kHz kare dalgayı girişe(I/P) bağlayın. LM565'in çıkış gerilimini(O/P) ölçün ve Tablo 8-3'e kaydedin.
- 11. Giriş frekanslarını sırası ile 16.5kHz, 17.5kHz, 18.5kHz, 21.5kHz, 22.5kHz ve 23.5kHz olarak değiştirin. Giriş frekanslarına karşılık gelen çıkış gerilimlerini ölçün. Sonuçları Tablo 8-3'e kaydedin.
- 12. Fig. 8-10'da, çıkış gerilimine karşılık giriş frekans eğrisini çizin.

Deney 8-3 PLL Frekans Demdülatorü

- 1. LM566 FM modülator devresini KL-93004 modülü üzerine yerleştirin. Kapasite değerini $C_4(0.01\mu F)$ 'a ayarlamak için bağlantı konnektörlerini J1 ve J3'e bağlayın. Çıkış serbest çalışma frekansı $f_o=20kHz$ olarak ayarlamak için VR1'i çevirin.
- 2. Kapasite değerini $C_5(0.01\mu F)$ 'a ayarlamak için bağlantı konnektörünü J3'e bağlayarak LM565 PLL devresini tamamlayın. VCO çıkışındaki(4. pin) serbest çalışma frekansı $f_o=20kHz$ olarak ayarlamak için VR1'i çevirin.
- 3. LM566 FM modülator çıkışını LM565 PLL devresinin girişine bağlayın. J1'e bağlantı konnektörünü bağlayın.
- 4. LM566 FM modülatorünün girişine 300mVp-p, 1kHz'lik sinüs işaretini bağlayın. Osiloskop kullanarak LM565 PLL devresinin çıkışını gözlemleyin ve sonucu Tablo 8-4'e kaydedin.

- 5. 2kHz ve 3kHz giriş frekansları için 4. adımı tekrarlayın.
- 6. Giriş genliğini 500mVp-p olarak değiştirin. 4. ve 5. adımları tekrarlayın ve sonuçları Tablo 8-5'e kaydedin.

Deney 8-4 FM'den AM'e Frekans Demodülatörü

- 1. MC1648 FM modülatör devresini KL-93004 modülü üzerine yerleştirin. Bobin değerini $L_1(220\mu H)$ 'e ayarlamak ve 5V'da çalışan 1SV55 varaktörü için bağlantı konnektörlerini J1 ve J3'e bağlayın.
- 2. 2Vp-p, 1kHz'lik sinüs işaretini girişe(I/P1) uygulayın. Çıkışta 600mVp-p genlik elde etmek için VR1'i çevirin.
- 3. MC1648 FM modülatörünün çıkışını KL-93004 modülünün en altındaki FM'den AM'e ayrıştırıcı devresinin girişine bağlayın.
- 4. Osiloskop kullanarak frekans demodülatörünün giriş ve çıkış dalga şekillerini gözlemleyin ve Tablo 8-6'ya kaydedin.
- 5. 2kHz ve 3kHz ses frekansları için sırasıyla 2'den 4'e kadar olan adımları tekrarlayın.

Tablo 8-1

C	f_0	Serbest Çalışma Frekans Aralığı		Kilitlenme Aralığı f_L		Yakalama Aralığı f_C	
		f_{Oh}	f_{Ol}	f_{Lh}	f_{Li}	f_{Ch}	f_{Cl}
C ₂ 0.1 μ F	2 kHz	Hz	Hz	Hz	Hz	Hz	Hz
				$f_L =$ Hz		$f_C =$ Hz	
C ₅ 0.01 μ F	20 kHz	Hz	Hz	Hz	Hz	Hz	Hz
				$f_L =$ Hz		$f_C =$ Hz	

Tablo 8-2

($V_m = 0.5V_{p-p}$, $f_o = 2kHz$, $C_2 = 0.1\mu F$)

Giriş Frekansı (kHz)	0.5	1.0	1.5	2.0	2.5	3.0	3.5
Çıkış Voltajı (V)							

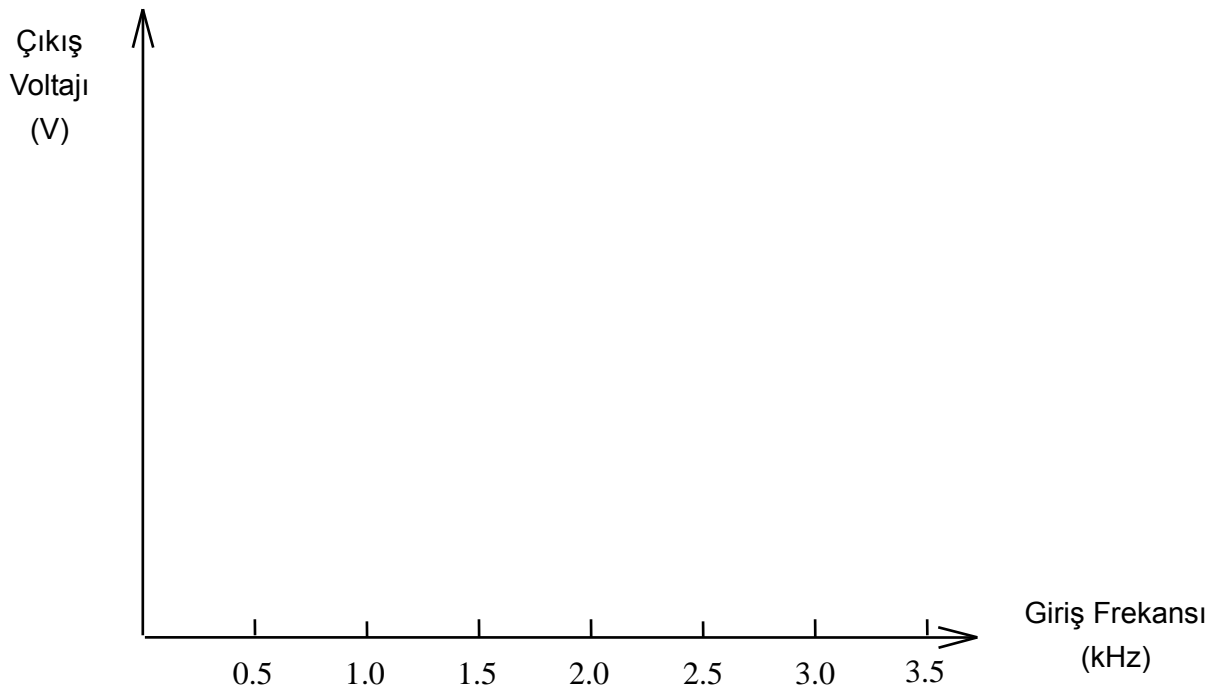


Fig.8-9

Tablo 8-3

($V_m = 0.5 V_{p-p}$, $f_o = 20\text{kHz}$, $C_5 = 0.01\mu\text{F}$)

Giriş Frekansı (kHz)	16.5	17.5	18.5	20	21.5	22.5	23.5
Çıkış Voltajı (V)							

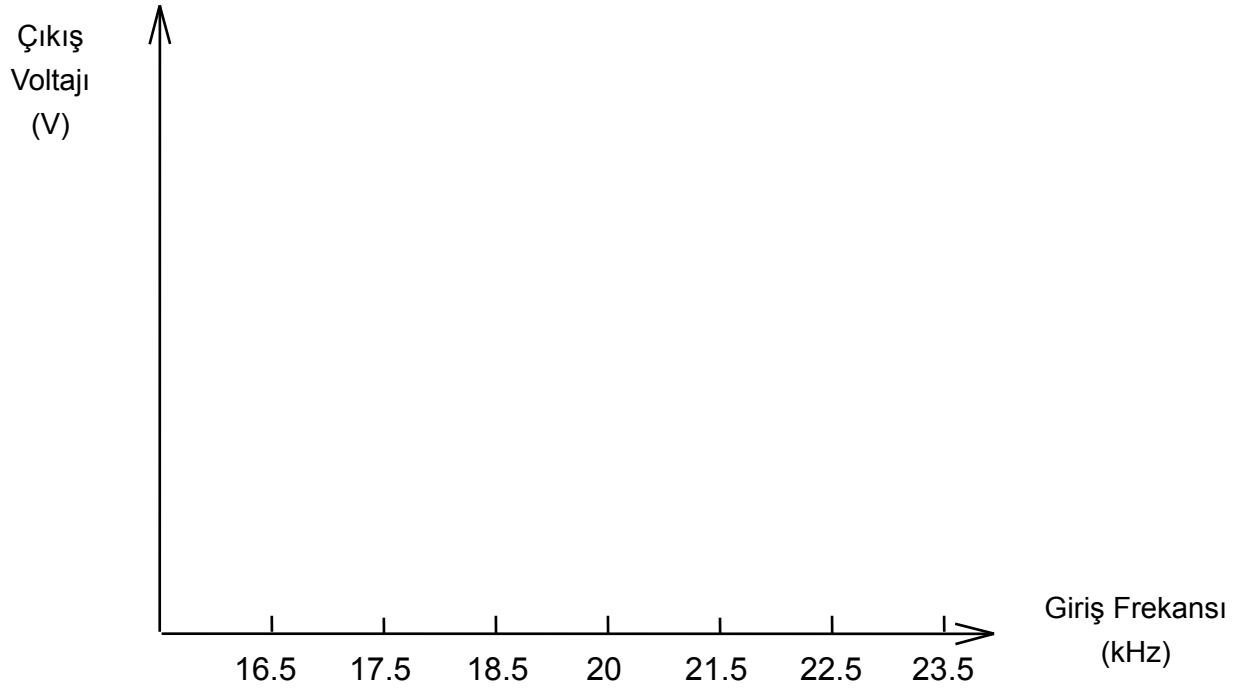


Fig.8-10

Tablo 8-4

($V_m = 300\text{mVp-p}$, $f_0 = 20\text{kHz}$)

Ses Frekansı	Giriş Dalga Şekli	Çıkış Dalga Şekli
1 kHz		
2 kHz		
3 kHz		

Tablo 8-5

 $(V_m = 500\text{mVp-p}, f_0 = 20\text{kHz})$

Ses Frekansı	Giriş Dalga Şekli	Çıkış Dalga Şekli
1 kHz		
2 kHz		
3 kHz		

Tablo 8-6
($V_m = 2V_{p-p}$)

Ses Frekansı	Giriş Dalga Şekli	Çıkış Dalga Şekli
1 kHz		
2 kHz		
3 kHz		

8.5 SORULAR

1. Deney 8-1'in sonuçlarını inceleyin. LM565'in giriş frekansları kilitleme aralığının dışında iken VCO frekansı bulunabilir mi?
2. Daha geniş olan LM565'in kilitleme aralığını kilitleme aralığı ile karşılaştırın.
3. Fig. 8-4 devresindeki C_3 kapasitesinin görevini ifade edin. Eğer $C_3(0.1\mu F)$ kapasitesinin değerini $0.01\mu F$ değeriyle değiştirecek olursak LM565'in çıkış işareti(7. pin) nasıl değişecektir?
4. Eğer bir alçak geçiren filtre LM565 frekans demodülatörünün çıkışına dışarıdan bağlanacak olursa, demodüle edilen işaret daha düzgün olur mu? Bu filtreyi tasarlamaya çalışın.
5. PLL ve lojik devreler kullanarak bir frekans iki kat arttırıcı(frequency doubler) devre tasarlayın.