

DENEY 6-1 Eviren Yükselteç

DENEYİN AMACI

1. Eviren yükseltecin çalışma prensibini anlamak.
2. Eviren yükseltecin giriş ve çıkış dalga şekilleri ile gerilim kazancını ölçmek.

GENEL BİLGİLER

Önemli İşlemsel Yükselteç Kavramları

1. Görünürde toprak (görünürde kısa devre)

Normal kısa devre, iki uçtaki gerilimin eşit ve bu iki uç arasındaki akımın maksimum olması anlamına gelmektedir. Ancak, OPA'nın "+" ve "-" giriş uçlarındaki $V(-)$ ve $V(+)$ gerilimleri eşit olmasına rağmen "+" ve "-" uçlardan akım akmamaktadır. Bu olay, görünürde kısa devre ve aynı zamanda, eviren yükselteçte "+" uç genelde toprağa bağlandığı için, görünürde toprak olarak adlandırılır. Bu durum OPA'da $Z_i = \infty$ ve $A_v = \infty$ olmasından kaynaklanır. $Z_i = \infty$ olduğu için, giriş ucuna doğru akım akmayacaktır. $A_v = \infty$ olduğu için de, önemsiz büyüklükte bir V_i gerilimi uygulandığında, önemli ölçüde bir çıkış gerilimi elde edilecektir. V_i ihmal edilebilecek kadar küçük olduğu için, $V(-)$ ve $V(+)$ yaklaşık olarak eşit olur.

2. Açık-çevrim kazancı

Açık-çevrim kazancı çok büyük olup ideal durumda ∞ 'dur.

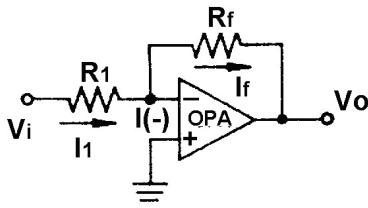
3. Kapalı-çevrim kazancı

Açık çevrim kazancı çok büyük olduğu için, açık çevrim düzenlemeli OPA, yükselteç olarak uygun değildir. Çünkü aşırı büyük kazanç, yükselteç çıkışının kolaylıkla doyuma gitmesine neden olur. OPA yükselteç olarak kullanılacaksa, kazancı kontrol edebilmek için devreye negatif geri besleme eklenmelidir.

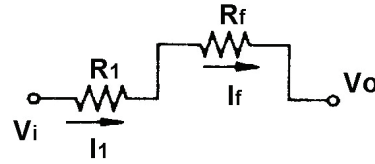
İşlemsel yükselteçler kullanılarak birçok karmaşık devre oluşturulabilir. Bu devreler, ne kadar karmaşık olursa olsun, esasında temel devrelerden oluşur. Burada yükselteç olarak kullanılan iki temel işlemsel yükselteç devresi tanıtılacaktır: eviren yükselteç devresi ve evirmeyen yükselteç devresi.

Eviren Yükselteç

Eviren yükselteç devresi Şekil 11-1-1(a)'da ve eşdeğer devresi de Şekil 11-1-1(b)'de gösterilmiştir.



(a) Pratik devre



(b) Eşdeğer devre

Şekil 11-1-1 Eviren yükselteç

Görünürde toprak kavramına bağlı olarak, OPA'nın evirici giriş ucuna doğru akım akmayacaktır. Bununla birlikte $V(-)=V(+)=0V$ olduğu için, $V_o = -I_f R_f$, $V_i = I_1 R_1$ ve $I_1 = I_f$ olur.

$$A_v = \frac{V_o}{V_i} = \frac{-I_f R_f}{I_1 R_1} = -\frac{R_f}{R_1}$$

V_o ile V_i arasında 180° faz farkı vardır.

Bu devre, kazancı tamamen geri besleme devresi tarafından belirlendiği ve OPA karakteristiklerinden bağımsız olduğu için, oldukça kararlıdır.

Örnek : Şekil 11-1-1'de gösterildiği gibi, $R_1=10K\Omega$, $R_f=100K\Omega$, $V_i=0.5V$, $V_o=?$

Çözüm :

$$A_v = -R_f / R_1 = -100K / 10K = -10, V_o = V_i \times A_v = 0.5V \times (-10) = -5V$$

KULLANILACAK ELEMANLAR

1. KL-22001 Temel Elektrik Devreleri Deney Düzeneđi
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

DENEYİN YAPILIŞI

1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneđinin üzerine koyun ve b blođunu belirleyin. Şekil 11-1-2(a)'daki devre ve Şekil 11-1-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneđindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. KL-22001 Düzeneđinin üzerindeki Fonksiyon Üreticini kullanarak, IN1 (TP3) ucuna 1KHz'lik bir sinüzoidal işaret uygulayın. OUT (TP7) çıkış ucuna osiloskop bağlayın.
3. Osiloskop ekranında maksimum, bozulmasız çıkış dalga şekli elde edilecek şekilde, sinüzoidal sinyalin genliğini yavaşça artırın. IN1 ucundaki V_{IN1} giriş gerilimini ve OUT ucundaki V_{OUT} çıkış gerilimini ölçün ve Tablo 11-1-1'e kaydedin. Giriş ve çıkış dalga şekilleri arasındaki faz ilişkisini belirleyin ve gerilim kazancını hesaplayın.





$$A_v = -\frac{V_{OUT}}{V_{IN1}} = \underline{\hspace{10cm}}$$

4. Giriş sinyal bağlantılarını çıkartın ve IN1 giriş ucunu toprađa bağlayın. Osiloskop kullanarak (DC bağlantıda), OUT çıkış ucundaki DC seviyeyi (çıkış offset gerilimi) ölçün ve kaydedin. $V_{dc} = \underline{\hspace{10cm}}$.
5. Şekil 11-1-2(b)'deki devre ve Şekil 11-1-4'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. Bağlantı kablolarını kullanarak VR3'ü devreye bağlayın.

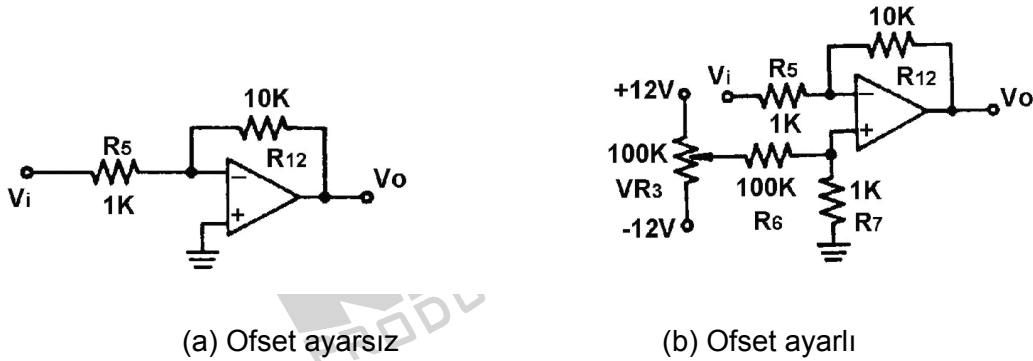
6. 4. adımı tekrarlayın. Ölçülen DC seviye 0V değilse, VR3(100K)'ü ayarlayarak bu seviyeyi 0V yapın.

7. 2. ve 3. adımları tekrarlayın.

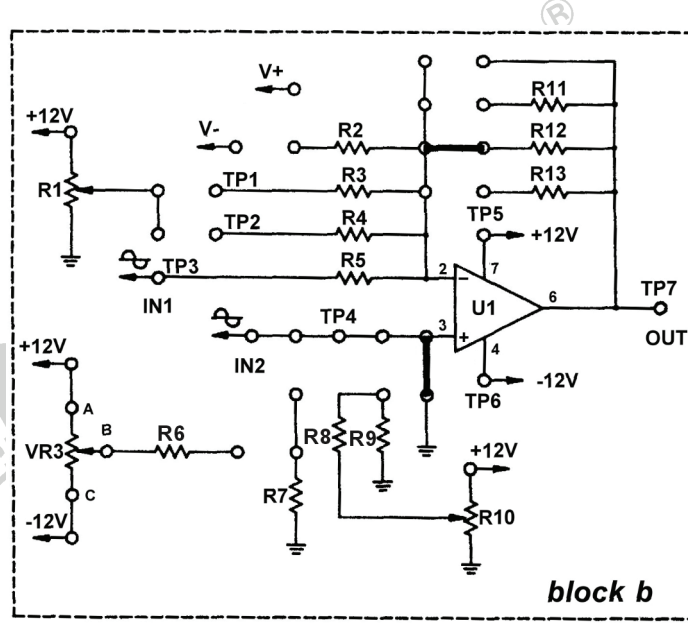
8. VR3(100K)'ü rastgele ayarlayarak çıkış dalga şeklinin değişip değişmediğini gözleyin.

		Dalga Şekli	V _{P-P}
Ofset Ayarsız	V _{IN1}		
	V _{OUT}		
Ofset Ayarlı	V _{IN1}		
	V _{OUT}		

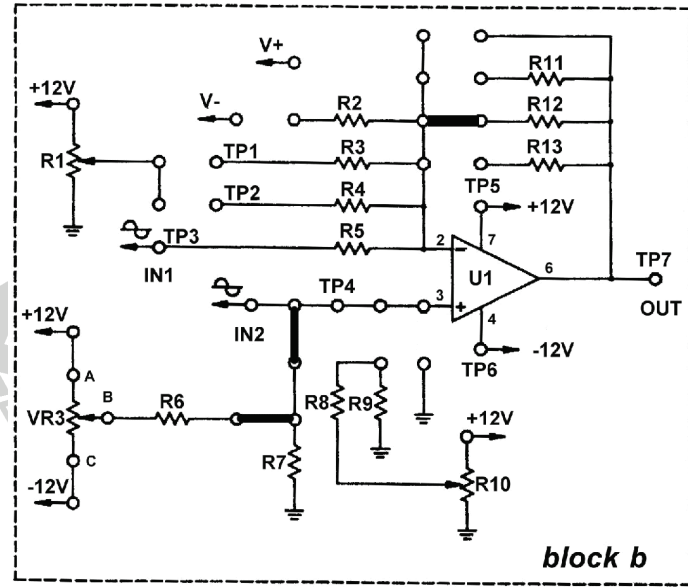
Tablo 11-1-1



Şekil 11-1-2 Eviren yükselteç devreleri



Şekil 11-1-3 Bağlantı diyagramı (KL-25007 blok b)



Şekil 11-1-4 Bağlantı diyagramı (KL-25007 blok b)

SONUÇLAR

Eviren bir yükselteçte, giriş ve çıkış gerilimleri arasındaki faz farkı 180° dir ve gerilim kazancı, giriş direnci ve geri besleme direnci tarafından belirlenir.

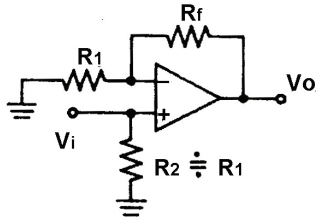
DENEY 6-2 Evirmeyen Yükselteç

DENEYİN AMACI

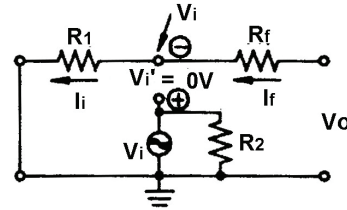
1. Evirmeyen yükseltecin çalışma prensibini anlamak.
2. Evirmeyen yükseltecin giriş ve çıkış dalga şekilleri ile gerilim kazancını ölçmek.

GENEL BİLGİLER

Eviren yükselteç devresi Şekil 11-2-1(a)'da ve eşdeğer devresi de Şekil 11-2-1(b)'de gösterilmiştir.



(a) Devre



(b) Eşdeğer devre

Şekil 11-2-1 Evirmeyen yükselteç

Eşdeğer devreden, aşağıdaki denklemler elde edilir:

$$I_f = I_i$$

$$V_i = V_o \times \frac{R_1}{R_1 + R_f}, \quad \frac{V_i}{V_o} = \frac{R_1}{R_1 + R_f}$$

Böylece

$$A_v = \frac{V_o}{V_i} = \frac{R_1 + R_f}{R_1} = 1 + \frac{R_f}{R_1}$$

V_o , V_i ile aynı fazdadır.

Örnek : Şekil 11-2-1(a)'da gösterildiği gibi, $R_1=1K\Omega$, $R_f=10K\Omega$, $V_i=1V$, $V_o=?$

Çözüm :

$$V_o = V_i \left(1 + \frac{R_f}{R_1}\right) = 1V \left(1 + \frac{10K}{1K}\right) = 11V$$

Bu devrede kullanılan besleme gerilimi değeri, 11V'tan büyük olmalıdır. Aksi takdirde maksimum çıkış, besleme gerilimine eşit olur.

KULLANILACAK ELEMANLAR


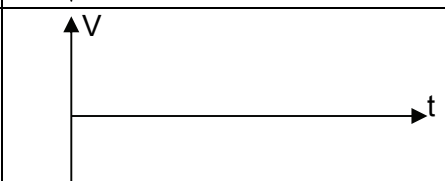
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

DENEYİN YAPILIŞI

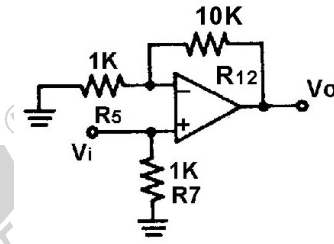
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-2-2'deki devre ve Şekil 11-2-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın.
2. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
3. KL-22001 Düzeneğinin üzerindeki Fonksiyon Üreticini kullanarak, IN2 (TP4) ucuna 1KHz'lik bir sinüzoidal işaret uygulayın. OUT (TP7) çıkış ucuna osiloskop bağlayın.
4. Osiloskop ekranında maksimum, bozulmasız çıkış dalga şekli elde edilecek şekilde, sinüzoidal sinyalin genliğini yavaşça artırın. IN2 ucundaki V_{IN2} giriş gerilimini ve OUT ucundaki V_{OUT} çıkış gerilimini ölçün ve Tablo 11-2-1'e kaydedin.

5. Giriş ve çıkış dalga şekilleri arasındaki faz ilişkisini belirleyin ve gerilim kazancını hesaplayın.

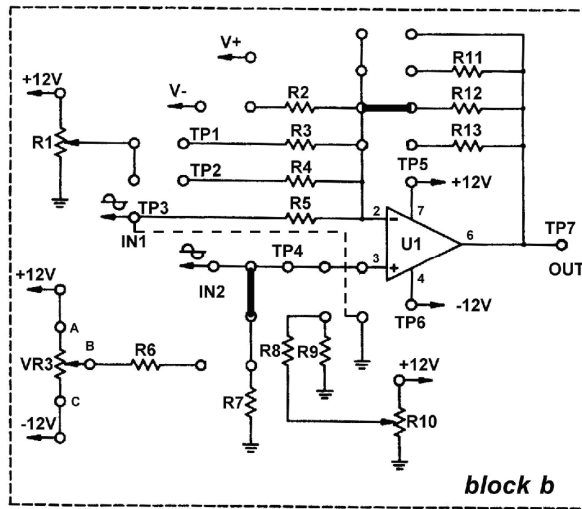
$$A_v = \frac{V_{OUT}}{V_{IN2}} = \underline{\hspace{2cm}}$$

®	Dalga Şekli	V _{P-P}
V _{IN2}		
V _{OUT}		

Tablo 11-2-1



Şekil 11-2-2 Evirmeyen yükselteç



Şekil 11-2-3 Bağlantı diyagramı (KL-25007 blok b)

SONUÇLAR

Evirmeyen bir yükselteçte, giriş ve çıkış gerilimleri arasındaki faz farkı 0° dir ve gerilim kazancı, giriş ve geri besleme dirençleri tarafından belirlenir.



DENEY 6-3 Gerilim İzleyici

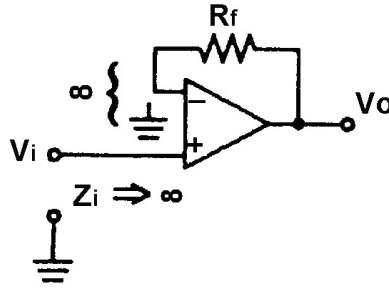
DENEYİN AMACI

1. Gerilim izleyicinin çalışma prensibini anlamak.
2. Gerilim izleyicinin giriş ve çıkış dalga şekilleri ile gerilim kazancını ölçmek.

GENEL BİLGİLER

Şekil 11-3-1'de gösterilen gerilim izleyici, bir evirmeyen yükselteç uygulamasıdır.

$$R_1 = \infty \text{ olduğu için } A_v = 1 + \frac{R_f}{R_1} = 1$$



Şekil 11-3-1 Gerilim izleyici

Bu nedenle bu devre yükselteç olarak çalışmaktadır. Bununla birlikte, $Z_i = \infty$ ve Z_o çok küçük olduğu için, gerilim izleyici yaygın olarak empedans uydurmada kullanılır.

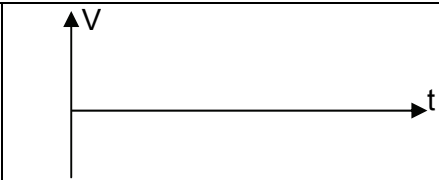
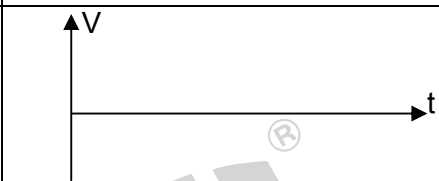
KULLANILACAK ELEMANLAR

1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

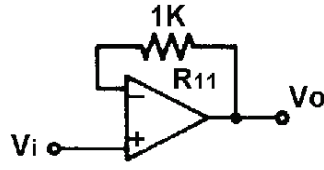
DENEYİN YAPILIŞI

1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzenekinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-3-2'deki devre ve Şekil 11-3-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzenekindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. KL-22001 Düzenekinin üzerindeki Fonksiyon Üretecini kullanarak, IN2 (TP4) ucuna 1KHz'lik bir sinüzoidal işaret uygulayın.
3. Osiloskobun girişini OUT (TP7) çıkış ucuna bağlayın. Osiloskop ekranında maksimum, bozulmasız çıkış dalga şekli elde edilecek şekilde, Fonksiyon Üretecinin çıkış genliğini yavaşça artırın. V_{IN2} ve V_{OUT} dalga şekillerini ve tepeden-tepeye değerlerini ölçüp Tablo 11-3-1'e kaydedin.
4. Fonksiyon Üretecinin çıkış genliğini rastgele değiştirerek, V_{OUT} 'un daima V_{IN2} 'ye benzer olup olmadığını gözleyin. _____
5. A_v gerilim kazancını hesaplayın.

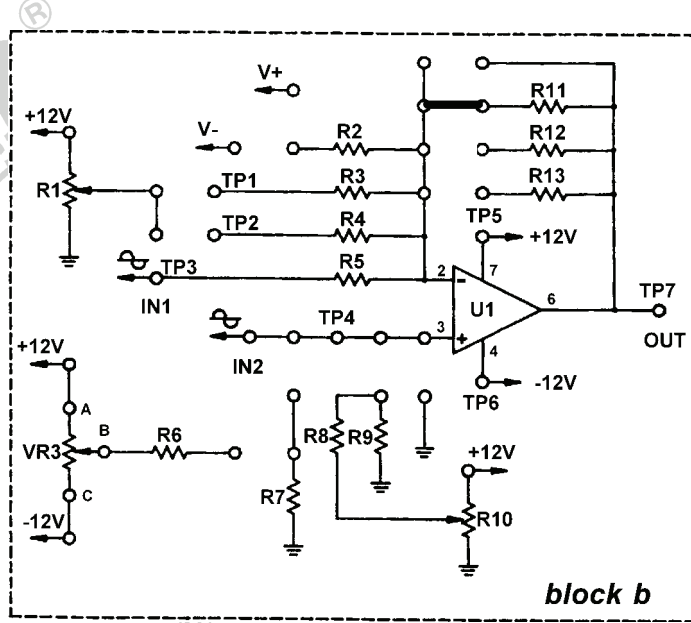
$$A_v = \frac{V_{OUT}}{V_{IN2}} = \underline{\hspace{2cm}}$$

Dalga Şekli		V_{P-P}
V_{IN2}		
V_{OUT}		

Tablo 11-3-1



Şekil 11-3-2 Gerilim izleyici devresi



Şekil 11-3-3 Bağlantı diyagramı (KL-25007 blok b)

SONUÇLAR

Gerilim izleyici, gerilim kazancı 1 olan evirmeyen bir yükselteç olarak düşünülebilir. Bu devrenin giriş empedansı, evirmeyen yükselteçlerde olduğu gibi, çok yüksektir. Gerilim izleyici devresi gerçekleştirmek için $\mu A741$ kullanılması durumunda, Z_i , $200M\Omega$ kadar yüksek olabilir ve giriş kapasitansı yaklaşık olarak $1pF$ 'dir. Çıkış empedansı 1Ω 'dan çok daha küçük ve bant genişliği yaklaşık $1MHz$ olur. Çıkış empedansı 1Ω 'dan çok daha küçük olduğu için, bu devrenin karakteristikleri, çok küçük bir yük direnci bağlanması durumunda kötüleşecektir. Özellikle büyük giriş sinyali uygulanması durumunda, işlemsel yükselteç çıkışı kolaylıkla doyuma gideceği için, yükselme hızının etkisi çok önemli olacaktır.

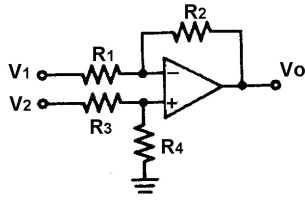
DENEY 6-4 Fark Yükselteci

DENEYİN AMACI

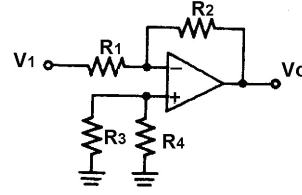
1. Fark yükseltecinin çalışma prensibini anlamak.
2. Fark yükseltecinin çıkış gerilimini ölçmek.

GENEL BİLGİLER

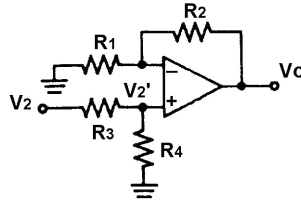
Şekil 11-4-1(a)'da gösterildiği gibi, fark yükselteci yada çıkarma devresi, sırasıyla biri eviren diğeri evirmeyen iki giriş ucu içermektedir.



(a) Devre



(b) Sadece V_1 ele alınır



(c) Sadece V_2 ele alınır

Şekil 11-4-1 Fark yükselteci

Süperpozisyon teoremine göre devre aşağıdaki gibi analiz edilebilir:

1. Şekil 11-4-1(b)'de gösterildiği gibi, V_1 'in giriş ucuna uygulanıp V_2 'nin toprağa bağlanması durumunda, eviren yükseltece benzer şekilde

$$V_{o1} = V_1 (-R_2/R_1)$$

2. Şekil 11-4-1(c)'de gösterildiği gibi, V_2 'nin giriş ucuna uygulanıp V_1 'in toprağa bağlanması durumunda

$$V_{o2} = V_2(R_4/(R_3+R_4))(1+R_2/R_1)$$

3. $V_o = V_{o1} + V_{o2} = V_1(-R_2/R_1) + V_2(R_4/(R_3+R_4))((R_1+R_2)/R_1)$

$R_1=R_3$ ve $R_2=R_4$ olursa;

$$V_o = V_1(-R_2/R_1) + V_2(R_2/(R_1+R_2))((R_1+R_2)/R_1)$$

$$= V_1(-R_2/R_1) + V_2(R_2/R_1) = (V_2-V_1)R_2/R_1$$

KULLANILACAK ELEMANLAR

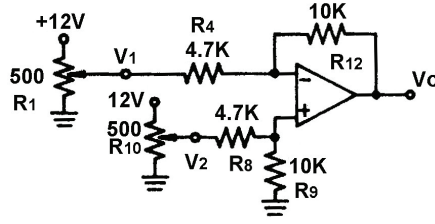
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Multimetre

DENEYİN YAPILIŞI

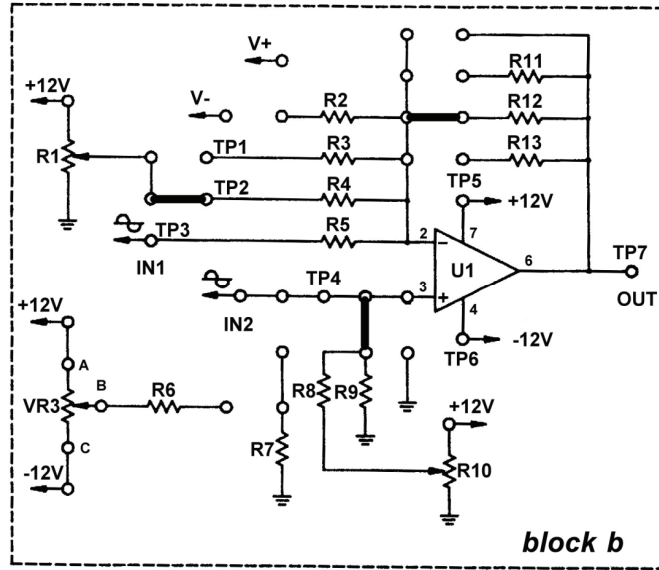
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-4-2'deki devre ve Şekil 11-4-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. V_1 ve V_2 gerilimleri Tablo 11-4-1'de belirtilen değerlere eşit olacak şekilde, sırasıyla $R_1(500\Omega)$ ve $R_{10}(500\Omega)$ dirençlerini ayarlayın.
3. Multimetre (DCV kademesinde) kullanılarak, OUT çıkış ucundaki gerilimi ölçün ve Tablo 11-4-1'e kaydedin.
Hesaplanan $V_{OUT} = (V_2-V_1)R_{12}/R_4$, $R_4=4.7K\Omega$ ve $R_{12}=10K\Omega$.
4. Tablo 11-4-1'i tamamlayın.

V1	V2	Ölçülen V_{OUT}	Hesaplanan V_{OUT}
1V	2V		
2V	2V		
3V	1V		
4V	1V		

Tablo 11-4-1



Şekil 11-4-2 Fark yükseltici



Şekil 11-4-3 Bağlantı diyagramı (KL-25007 blok b)

SONUÇLAR

Fark yükseltici, aynı anda hem eviren hem de evirmeyen yükselteç karakteristiklerine sahiptir. Fark sinyal girişli konfigürasyon, CMRR değerlerinin yükselmesine sebep olur. Bundan dolayı fark devresi, sensör sinyallerini (zayıf sinyal) algılama ve yükseltmede sıklıkla kullanılır.

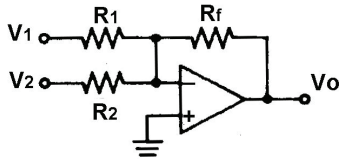
DENEY 6-5 Toplayıcı

DENEYİN AMACI

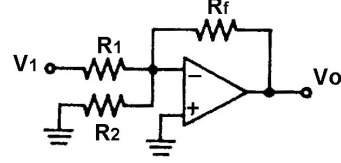
1. Toplayıcı devrenin çalışma prensibini anlamak.
2. Çıkış gerilimi ve iki giriş gerilimi arasındaki ilişkiyi anlamak.

GENEL BİLGİLER

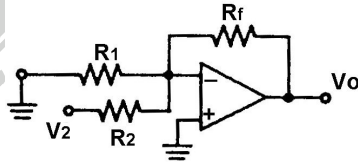
Şekil 11-5-1(a)'da gösterilen toplayıcı devre, farklı sayıda giriş ucu içerebilir.



(a) Devre



(b) Sadece V₁ ele alınır



(c) Sadece V₂ ele alınır

Şekil 11-5-1 Toplayıcı devre

Süperpozisyon teoremine göre devre aşağıdaki gibi analiz edilebilir:

1. V₁ giriş ucuna uygulanmış ve V₂ toprağa bağlanmıştır. V(-), V(+) ile aynı potansiyelde olduğu için R₂ üzerinden akım akmaz ve devre, Şekil 11-5-1(b)'de gösterildiği gibi, eviren yükselteç olarak çalışır.

$$V_{o1} = V_1 \cdot (-R_f/R_1)$$

2. V_2 giriş ucuna uygulanmış ve V_1 toprağa bağlanmıştır. Şekil 11-5-1(c)'de gösterildiği gibi, prensip 1'deki ile aynıdır.

$$V_{o2} = V_2 (-R_f/R_2)$$

3. $V_o = V_{o1} + V_{o2} = V_1 (-R_f/R_1) + V_2 (-R_f/R_2)$

$$R_1=R_2 \text{ olursa, } V_o = -R_f/R_1 (V_1+V_2).$$

$$R_f=R_1 \text{ olursa, } V_o = - (V_1 + V_2).$$

KULLANILACAK ELEMANLAR

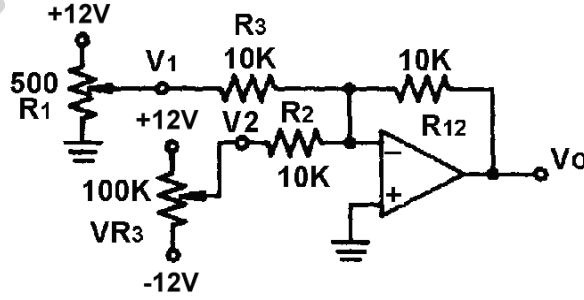
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Multimetre

DENEYİN YAPILIŞI

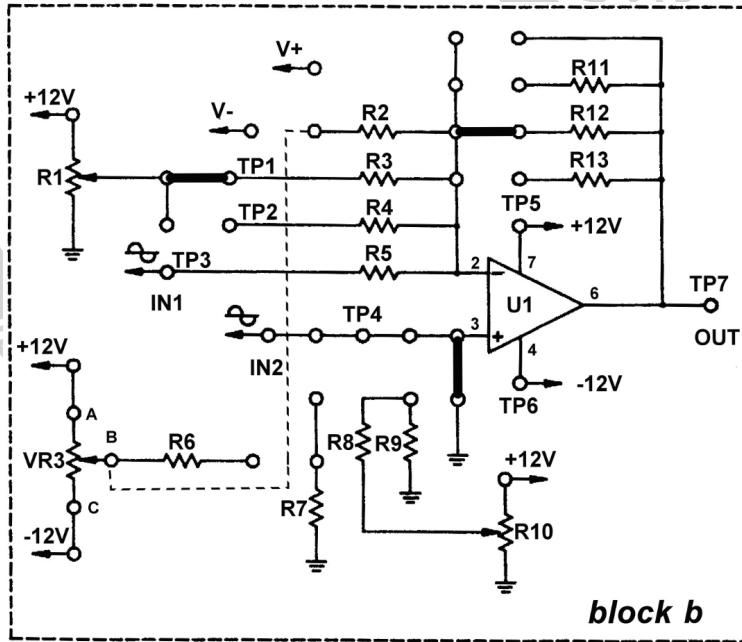
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-5-2'deki devre ve Şekil 11-5-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. Bağlantı kablolarını kullanarak VR3'ü devreye bağlayın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. V_1 ve V_2 gerilimleri Tablo 11-5-1'de belirtilen değerlere eşit olacak şekilde, sırasıyla R1(500Ω) ve VR3(100K) dirençlerini ayarlayın.
3. Multimetre (DCV kademesinde) kullanarak, OUT çıkış ucundaki gerilimi ölçün ve Tablo 11-5-1'e kaydedin.
4. $V_o = -(R_{12}/R_3)(V_1+V_2)$ değerini hesaplayın ve kaydedin. $R_3=10K$ ve $R_{12}=10K\Omega$.
5. Tablo 11-5-1'i tamamlayın.

V1	+3V	+3V	+3V
V2	+3V	+2V	-3V
Ölçülen V_o			
Hesaplanan V_o			

Tablo 11-5-1



Şekil 11-5-2 Toplayıcı yükselteç



Şekil 11-5-3 Bağlantı diyagramı (KL-25007 blok b)

SONUÇLAR

Toplayıcı aslında, eviren yükseltecin farklı bir çeşididir. Eğer giriş uçlarına DC sinyaller uygulanırsa, çıkış ucunda ortaya çıkan değer teorik değere yakın olur. Giriş uçlarına AC sinyaller (özellikle kare dalga) uygulanması durumunda, yükselme hızı sınırlamasından dolayı, toplama noktasında genellikle tepe üretilecek ve bu da toplam değer doğruluğunu etkileyecektir.

Toplayıcı, yüksek-hızlı analog toplayıcılarda yada darbe karıştırıcılarda yaygın olarak kullanılır.

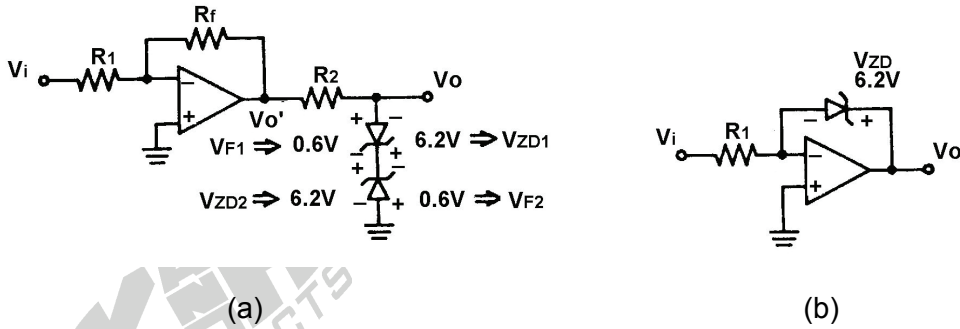
DENEY 6-6 Kırpıcı Devre

DENEYİN AMACI

1. Kırpıcı devrenin çalışma prensibini anlamak.
2. Kırpıcı devrelerinin giriş ve çıkış dalga şekillerini ölçmek.

GENEL BİLGİLER

Şekil 11-6-1(a) ve (b)'de, iki farklı kırpıcı devre gösterilmiştir. Çalışma prensipleri aşağıda kısaca anlatılmıştır:



Şekil 11-6-1 Kırpıcı devreler

Şekil 11-6-1(a)'daki kırpıcı devre için:

Eğer 1. $V_{O'} > (V_{F1} + V_{ZD2})$ ise $V_O = V_{F1} + V_{ZD2}$

2. $(V_{F1} + V_{ZD2}) > V_{O'} > -(V_{F2} + 6.2V)$ ise $V_O = V_{O'}$

3. $V_{O'} < -(V_{F2} + 6.2V)$ ise $V_O = -(V_{F1} + V_{ZD1})$

4. Giriş ucuna sinüzoidal sinyal uygulanırsa, çıkış dalga şekli yaklaşık kare dalga olur. Bu devrede R2, akımı sınırlamak için kullanılmıştır.

Şekil 11-6-1(b)'deki kırpıcı devre için:

Eğer 1. $V_O > V_{ZD}$ ise, V_O gerilimi V_{ZD} değerinde sabit kalacak şekilde, zener diyot aktif hale gelir.

2. $-V_F < V_O < V_{ZD}$ ise V_O sabit kalır.

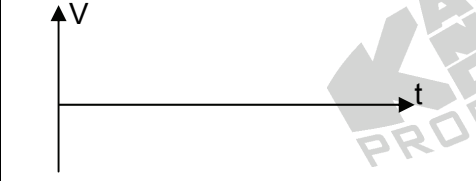
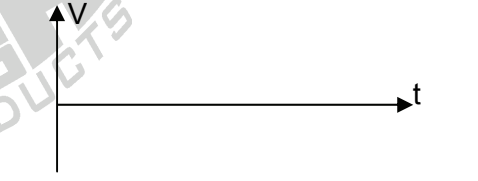


3. $V_O < -V_F$ ise $V_O = -0.6V$ olur.

KULLANILACAK ELEMANLAR

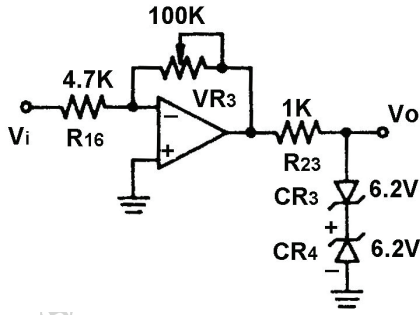
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneđi
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

DENEYİN YAPILIŞI

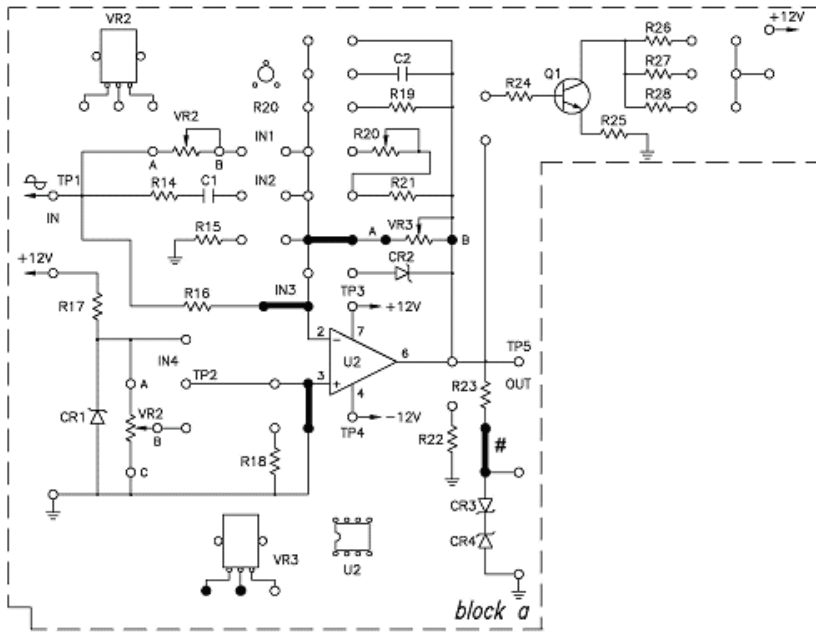
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneđinin üzerine koyun ve a blođunu belirleyin. Şekil 11-6-2'deki devre ve Şekil 11-6-3'teki bağlantı diyagramı yardımıyla (# işaretli klips hariç) gerekli bağlantıları yapın. Bağlantı kablolarını kullanarak VR3'ü devreye bağlayın. KL-22001 Düzeneđindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. KL-22001 Düzeneđindeki Fonksiyon Üretcini kullanarak, IN (TP1) ucuna 1KHz'lik sinüzoidal işaret uygulayın. OUT (TP5) çıkış ucuna osiloskop bağlayın. Devrenin çıkış gerilimi $14V_{P-P}$ 'den büyük olacak şekilde, Fonksiyon Üretcinin çıkış genliğini yavaşça artırın. IN ucundaki V_{IN} giriş gerilimini ve TP5 ucundaki V_{OUT} çıkış gerilimini ölçün ve Tablo 11-6-1'e kaydedin.
3. # işaretli klipsi yerine takarak CR3 ve CR4'ü ($V_{ZD}=6.2.V$) devreye bağlayın. IN ucundaki V_{IN} giriş gerilimini ve TP6 ucundaki V_{OUT} çıkış gerilimini ölçün ve Tablo 11-6-1'e kaydedin.
4. Şekil 11-6-4'deki devre ve Şekil 11-6-5'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneđindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
5. KL-22001 Düzeneđindeki Fonksiyon Üretcini kullanarak, IN (TP1) ucuna 1KHz'lik sinüzoidal işaret uygulayın. OUT (TP5) çıkış ucuna osiloskop bağlayın. Fonksiyon Üretcinin çıkış genliğini yavaşça artırın ve OUT (TP5) ucundaki maksimum çıkış geriliminin yaklaşık olarak +6.2V olup olmadığını gözleyin.

	CR3 ve CR4 bağlı değil	CR3 ve CR4 bağlı
V_{IN}		
V_{OUT}		

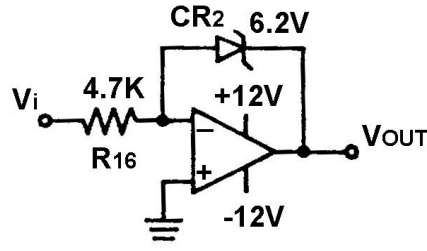
Tablo 11-6-1



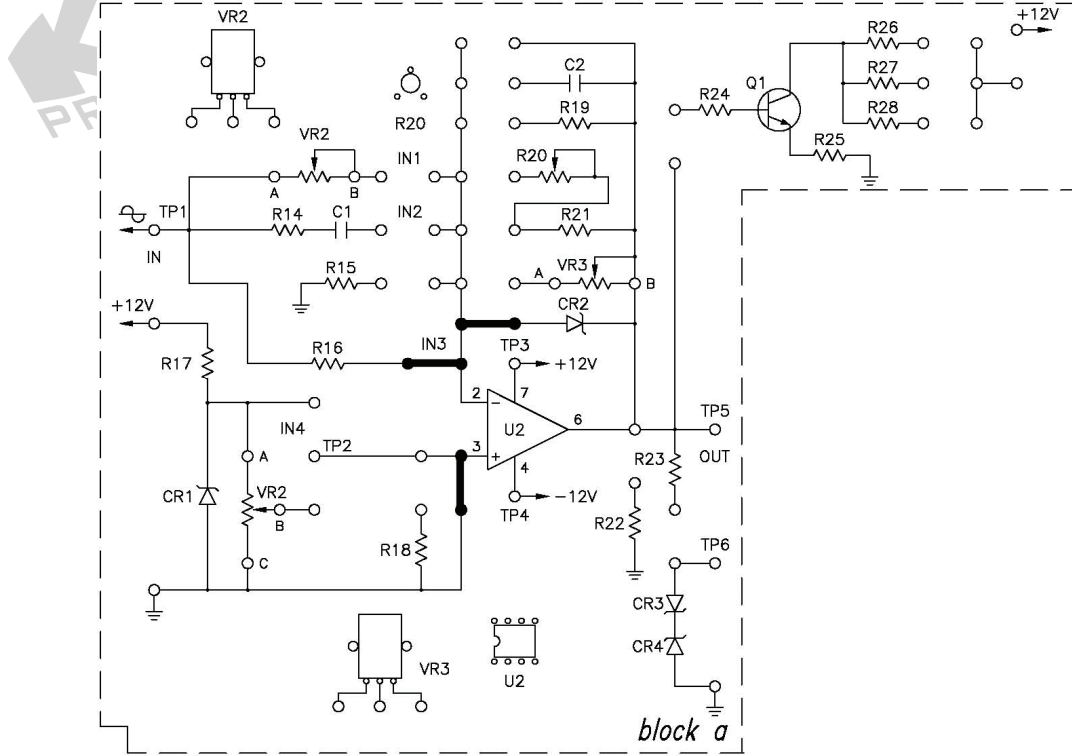
Şekil 11-6-2 Kırpıcı devre (1)



Şekil 11-6-3 Bağlantı diyagramı (KL-25007 blok a)



Şekil 11-6-4 Kırpıcı devre (2)



Şekil 11-6-5 Bağlantı diyagramı (KL-25007 blok a)

SONUÇLAR

Kırpıcı devre, eviren bir yükselteçle birlikte, çıkış gerilimini kırabilecek, sabit gerilim karakteristiklerine sahip bir zener diyot içermektedir. Çıkış dalga şekli bozulmuş olduğu için, bu devre, tam dalga şekli yerine, sadece uygun bir gerilim seviyesi gerekli olduğu durumda kullanılabilir.